

COMSM1302 電腦架構概論

Lab Sheet 1 完整詳解

布林化簡 · 電路組裝 · 命題邏輯 · 卡諾圖 · NAND 實作 · 五變數邏輯

逐題解析（含全部挑戰題）

2026 年 7 月

本實驗的學習目標：完成本 Lab 後，你應該能夠——

1. 化簡含 $\wedge$ 、 $\vee$ 、 $\neg$ 的布林表達式；
2. 在 Logisim 上組裝並驗證對應布林表達式的電路；
3. 只用 NAND 閘在 Logisim 上實作布林表達式；
4. 依真值表建立最多 5 個變數的卡諾圖；
5. 從卡諾圖產生最多 5 個變數的最簡布林表達式。

所需工具：Logisim（電路模擬）與 NAND 板（實體實作）。NAND 板是 Bristol 自製的開源教具（Simon Hollis 與 Dan Page 設計）：USB 供電，板上有 4 顆晶片、每顆含 4 個 NAND 閘（共 16 個），另有 4 個按鈕（未按下 = 0、按下 = 1）與常數 1 腳位；**沒有常數 0 腳位**——因為板上有下拉電路，未接線的輸入預設為 0。每個 NAND 的輸出以 LED 顯示。

目錄

1 化簡 (Simplification)	2
2 電路組裝 (Circuit Assembly)	2
2.1 化簡推導	3
2.2 驗證用真值表	3
2.3 挑戰題：最少閘數	4
3 命題邏輯 (Propositional Logic)	5
3.1 年終獎金	6
3.2 停車收費	6
3.3 演唱會入場	7

4 卡諾圖 (Karnaugh Maps)	7
4.1 真值表 1	8
4.2 真值表 2	8
4.3 真值表 3	9
5 NAND 閘 (NAND Gates)	10
5.1 NOT / AND / OR / NOR	10
5.2 XOR (照提示: 5 個 NAND)	11
5.3 挑戰題: 最佳化 NAND 數	11
6 五變數邏輯 (5-variable Logic)	12
6.1 整理真值表	12
6.2 兩張 4 變數卡諾圖	13
6.3 挑戰題: 5 變數卡諾圖	14
7 NAND 實作 (NAND Implementation)	14
7.1 方法一: 逐閘替換 (照提示)	15
7.2 方法二: 代數轉換 (10 個 NAND)	15
7.3 挑戰題: 搬上 NAND 板	16

1 化簡 (Simplification)

題目

化簡下列布林表達式，每題答案為 0、1 或 A 。

這 16 小題就是布林代數的「九九乘法表」——常數運算是 AND / OR 的定義本身，含 A 的運算則對應四條基本定律。

解答

常數運算 (直接套用定義):

$$\begin{array}{cccc} 0 \wedge 0 = 0 & 0 \wedge 1 = 0 & 1 \wedge 0 = 0 & 1 \wedge 1 = 1 \\ 0 \vee 0 = 0 & 0 \vee 1 = 1 & 1 \vee 0 = 1 & 1 \vee 1 = 1 \end{array}$$

AND 是「全部為 1 才是 1」，所以四題中只有 $1 \wedge 1$ 得 1；OR 是「至少一個 1 就是 1」，所以四題中只有 $0 \vee 0$ 得 0。

含變數 A 的運算 (對應四條定律):

表達式	答案	使用定律	直覺理解
$0 \wedge A$	0	支配律	有一個輸入恆為 0，AND 永遠輸出 0
$1 \wedge A$	A	同一律	1 不影響 AND：輸出完全由 A 決定
$A \wedge A$	A	冪等律	兩輸入永遠相同，輸出跟著 A
$\neg A \wedge A$	0	互補律	A 與 $\neg A$ 不可能同時為 1
$0 \vee A$	A	同一律	0 不影響 OR：輸出完全由 A 決定
$1 \vee A$	1	支配律	有一個輸入恆為 1，OR 永遠輸出 1
$A \vee A$	A	冪等律	兩輸入永遠相同，輸出跟著 A
$\neg A \vee A$	1	互補律	A 與 $\neg A$ 必有一個為 1

記憶技巧：注意 $\wedge$ 與 $\vee$ 的對偶性——把 $\wedge \leftrightarrow \vee$ 、 $0 \leftrightarrow 1$ 同時互換，每條定律仍然成立。例如「 $0 \wedge A = 0$ (支配)」對偶成「 $1 \vee A = 1$ (支配)」；「 $1 \wedge A = A$ (同一)」對偶成「 $0 \vee A = A$ (同一)」。

背一半就等於背了全部。這些定律是後面所有化簡題的基礎。

2 電路組裝 (Circuit Assembly)

題目

為下列六個布林表達式在 Logisim 組裝邏輯等價的電路 (閘的輸入數 ≤ 2 ；NOT 為單輸入)，並列出真值表逐一驗證。**挑戰題：**運用布林代數化簡，每個電路最少可以用幾個閘實作？

解題策略：先照原式組裝並用真值表驗證 (這是題目的基本要求)，再用化簡定律求出最簡等價式——化簡式的電路就是挑戰題的答案。下面每小題先給化簡推導，再給真值表與最簡電路。

2.1 化簡推導

$$(a) ((A \wedge C) \vee (B \wedge C)) \wedge C$$

$$\begin{aligned} & ((A \wedge C) \vee (B \wedge C)) \wedge C \\ \equiv & ((A \vee B) \wedge C) \wedge C \quad \text{【分配律：提出公因子 } C \text{】} \\ \equiv & (A \vee B) \wedge (C \wedge C) \quad \text{【結合律】} \\ \equiv & \boxed{(A \vee B) \wedge C} \quad \text{【冪等律 } C \wedge C \equiv C \text{】} \end{aligned}$$

$$(b) \neg(A \vee \neg(B \wedge C))$$

$$\begin{aligned} & \neg(A \vee \neg(B \wedge C)) \\ \equiv & \neg A \wedge \neg\neg(B \wedge C) \quad \text{【德摩根：}\neg(\vee) \Rightarrow \wedge, \text{各項加否定】} \\ \equiv & \boxed{\neg A \wedge B \wedge C} \quad \text{【雙重否定】} \end{aligned}$$

$$(c) ((A \vee B) \wedge (A \vee \neg B)) \vee C$$

$$\begin{aligned} & ((A \vee B) \wedge (A \vee \neg B)) \vee C \\ \equiv & (A \vee (B \wedge \neg B)) \vee C \quad \text{【}\vee \text{對}\wedge \text{的分配律（提出 } A \text{）】} \\ \equiv & (A \vee 0) \vee C \quad \text{【互補律 } B \wedge \neg B \equiv 0 \text{】} \\ \equiv & \boxed{A \vee C} \quad \text{【同一律】} \end{aligned}$$

$$(d) (A \wedge B) \vee \neg(C \vee \neg A)$$

$$\begin{aligned} & (A \wedge B) \vee \neg(C \vee \neg A) \\ \equiv & (A \wedge B) \vee (\neg C \wedge A) \quad \text{【德摩根 + 雙重否定】} \\ \equiv & \boxed{A \wedge (B \vee \neg C)} \quad \text{【分配律：提出公因子 } A \text{】} \end{aligned}$$

$$(e) A \vee (B \wedge (C \vee A))$$

$$\begin{aligned} & A \vee (B \wedge (C \vee A)) \\ \equiv & A \vee (B \wedge C) \vee (B \wedge A) \quad \text{【分配律展開】} \\ \equiv & \boxed{A \vee (B \wedge C)} \quad \text{【吸收律 } A \vee (B \wedge A) \equiv A \text{】} \end{aligned}$$

$$(f) \neg(\neg(A \wedge B \wedge C) \wedge C)$$

$$\begin{aligned} & \neg(\neg(A \wedge B \wedge C) \wedge C) \\ \equiv & (A \wedge B \wedge C) \vee \neg C \quad \text{【德摩根 + 雙重否定】} \\ \equiv & \neg C \vee (C \wedge (A \wedge B)) \quad \text{【交換律 + 結合律】} \\ \equiv & \boxed{(A \wedge B) \vee \neg C} \quad \text{【}\neg X \vee (X \wedge Y) \equiv \neg X \vee Y \text{】} \end{aligned}$$

最後一步用的變形可自行驗證：當 $C = 0$ 時兩邊都是 1；當 $C = 1$ 時兩邊都等於 $A \wedge B$ 。

2.2 驗證用真值表

六個表達式的完整真值表（照原式或化簡式計算結果相同——這正是驗證的意義）：

A	B	C	(a) $(A \vee B) \wedge C$	(b) $\neg A \wedge B \wedge C$	(c) $A \vee C$	(d) $A \wedge (B \vee \neg C)$	(e) $A \vee (B \wedge C)$	(f) $(A \wedge B) \vee \neg C$
0	0	0	0	0	0	0	0	1
0	0	1	0	0	1	0	0	0
0	1	0	0	0	0	0	0	1
0	1	1	1	1	1	0	1	0
1	0	0	0	0	1	1	1	1
1	0	1	1	0	1	0	1	0
1	1	0	0	0	1	1	1	1
1	1	1	1	0	1	1	1	1

在 Logisim 中：放好輸入腳位（方形） A 、 B 、 C 與輸出腳位（圓形），用戳戳工具（poke tool）依次切出 8 種輸入組合，逐列核對輸出。

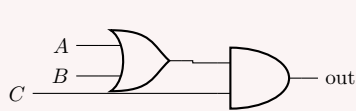
2.3 挑戰題：最少閘數

挑戰題

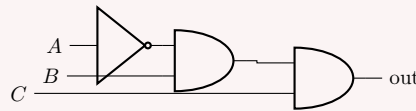
最簡電路圖與閘數比較（「直接實作」指按原式逐運算子換閘、不共用訊號）：

題	最簡式	直接實作	最少閘數
(a)	$(A \vee B) \wedge C$	4	2 (OR + AND)
(b)	$\neg A \wedge B \wedge C$	4	3 (NOT + 2 AND)
(c)	$A \vee C$	5	1 (OR)
(d)	$A \wedge (B \vee \neg C)$	5	3 (NOT + OR + AND)
(e)	$A \vee (B \wedge C)$	3	2 (AND + OR)
(f)	$(A \wedge B) \vee \neg C$	5	3 (AND + NOT + OR)

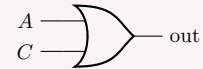
最簡電路圖：



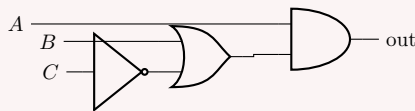
(a) 2 個閘



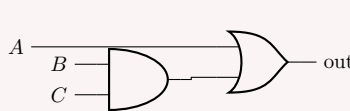
(b) 3 個閘



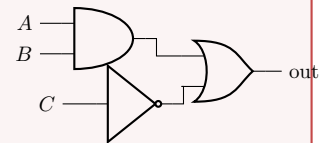
(c) 1 個閘



(d) 3 個閘



(e) 2 個閘



(f) 3 個閘

特別注意 (c)：原式看似需要 5 個閘，化簡後 B 完全消失，只剩 1 個 OR 閘—— $(A \vee B) \wedge (A \vee \neg B)$ 中， B 與 $\neg B$ 的影響互相抵消。這是「先化簡、後畫電路」威力的最好示範。

3 命題邏輯 (Propositional Logic)

題目

把下列敘述改寫成布林表達式：用命題變數 (A 、 B 、 C ……) 代表每個真／假條件，再用 $\wedge$ 、 $\vee$ 、 $\neg$ 組合。提示：先想清楚「輸入」（各個條件）與「輸出」（最終判斷）分別是什麼。

翻譯訣竅：

- 「if / 若…則可」 $\Rightarrow$ 該條件是輸出為真的一種途徑 ($\vee$ 分支)；
- 「unless / 除非」 $\Rightarrow$ 例外條件，通常翻成「 $\wedge \neg$ (例外)」；
- 「always / 一律」 $\Rightarrow$ 凌駕其他規則：「一律可以」用最外層 $\vee$ 、「一律不行」用最外層 $\wedge \neg$ 。

3.1 年終獎金

解答

題意：員工若整年在職即符合年終獎金資格，但試用期員工除外；績效「優秀」的員工也可獲得獎金。

定義變數：

變數	命題
W	該員工整年在職 (worked the whole year)
P	該員工在試用期 (on probation)
E	該員工績效為「優秀」 (excellent rating)

逐步翻譯：「整年在職即可獲獎金」 $\Rightarrow W$ ；「除非在試用期」是對這條途徑的例外 $\Rightarrow W \wedge \neg P$ ；「績效優秀也可獲得」是另一條獨立途徑 $\Rightarrow \vee E$ 。

$$\text{獲得獎金} = (W \wedge \neg P) \vee E$$

檢查邊界情況：試用期但績效優秀 ($P = 1, E = 1$)？按此式可獲獎金——「unless」只修飾第一條規則，第二條規則（優秀）沒有試用期限限制。這是題目文字最自然的讀法。

3.2 停車收費

解答

題意：週末停車免費；平日只有出示許可證才免費；但貨車 (lorry) 一律要收費。

定義變數：

變數	命題
W	今天是週末 (weekend)
P	有出示停車許可證 (permit displayed)
L	車輛是貨車 (lorry)

逐步翻譯：「週末免費」 $\Rightarrow W$ ；「平日出示許可證免費」 $\Rightarrow \neg W \wedge P$ ；兩條途徑相 $\vee$ ： $W \vee (\neg W \wedge P)$ ；「貨車一律付費」是凌駕一切的否決條件 $\Rightarrow \wedge \neg L$ 。

$$\text{免費} = (W \vee (\neg W \wedge P)) \wedge \neg L = (W \vee P) \wedge \neg L$$

最後一步用了 $X \vee (\neg X \wedge Y) \equiv X \vee Y$ ：「週末，或者（平日）有許可證」化簡後就是「週末或有許可證」——週末時有沒有許可證都免費，所以 $\neg W$ 這個條件是多餘的。

3.3 演唱會入場

解答

題意：持票者可入場，但 12 歲以下兒童除外——除非有成人陪同；表演者不需要票、一律可入場。

定義變數：

變數	命題
T	持有門票 (has a ticket)
C	是 12 歲以下兒童 (child under 12)
A	有成人陪同 (accompanied by an adult)
P	是表演者 (performer)

逐步翻譯 (由內而外處理雙層例外)：

1. 基本規則：「持票可入場」 $\Rightarrow T$ ；
2. 第一層例外：「12 歲以下兒童除外」——但「除非有成人陪同」又是例外的例外。真正被擋下的是「兒童且沒有成人陪同」： $C \wedge \neg A$ 。所以持票入場的完整條件是 $T \wedge \neg(C \wedge \neg A)$ ；
3. 「表演者一律可入場 (即使沒票)」是獨立途徑 $\Rightarrow \vee P$ 。

$$\text{可入場} = T \wedge \neg(C \wedge \neg A) \vee P = (T \wedge (\neg C \vee A)) \vee P$$

(最後用德摩根把 $\neg(C \wedge \neg A)$ 展開成 $\neg C \vee A$ ：「不是兒童，或有成人陪同」。)

檢查：持票的 10 歲兒童、無陪同 ($T=1, C=1, A=0, P=0$)： $\neg C \vee A = 0 \rightarrow$ 不可入場 ✓；同樣的兒童有成人陪同 ($A=1$)：可入場 ✓；沒票的表演者 ($P=1$)：可入場 ✓。

4 卡諾圖 (Karnaugh Maps)

題目

為下列三張真值表各畫一張 K-map，並求出對應的最簡布林表達式；再於 Logisim 組裝等價電路（閘輸入數 ≤ 2 ）驗證。

方法回顧 (Lecture 1.2)：列以 A 索引、欄以 BC 索引（格雷碼順序 00, 01, 11, 10）；把相鄰的 1 圈成 2^n 大小的方框（可繞回、可重疊、框越大越好）；每框把「值不變的變數」 $\wedge$ 起來，再把所有框 $\vee$ 起來。

4.1 真值表 1

解答

真值表輸出依序為 1, 1, 1, 1, 1, 0, 1, 0 (1 的位置: 000–100、110)。填入 K-map:

		BC			
		00	01	11	10
A	0	1	1	1	1
	1	1	0	0	1

- 整個第一列 ($A = 0$, 4 格): 框內 B 、 C 都有變化, 只有 $A = 0$ 不變 $\Rightarrow \neg A$;
- 左右兩端欄 ($BC = 00$ 與 $BC = 10$, 繞回相接成 2×2 , 4 格): 框內 A 、 B 都有變化, 只有 $C = 0$ 不變 $\Rightarrow \neg C$ 。

$$\text{Out} = \boxed{\neg A \vee \neg C}$$

驗證: $\neg A \vee \neg C = 0$ 只發生在 $A=1$ 且 $C=1$, 即第 101、111 列——正是表中僅有的兩個 0 ✓。

Logisim 電路: 2 個 NOT + 1 個 OR (共 3 個閘)。也可以再用德摩根寫成 $\neg(A \wedge C)$ ——1 個 AND + 1 個 NOT。

4.2 真值表 2

解答

輸出依序為 1, 1, 0, 0, 1, 1, 1, 0 (1 的位置: 000, 001, 100, 101, 110)。填入 K-map:

		BC			
		00	01	11	10
A	0	1	1	0	0
	1	1	1	0	1

- 左邊 2×2 方塊 ($BC \in \{00, 01\}$ 、兩列都有): 只有 $B = 0$ 不變 $\Rightarrow \neg B$;
- 第二列左右兩端 (100 與 110, 繞回相接, 2 格): $A = 1$ 、 $C = 0$ 不變 $\Rightarrow A \wedge \neg C$ 。

$$\text{Out} = \boxed{\neg B \vee (A \wedge \neg C)}$$

驗證: 110: $A \wedge \neg C = 1$ ✓; 111: 兩項皆 0 $\rightarrow 0$ ✓; 010, 011: 兩項皆 0 $\rightarrow 0$ ✓。Logisim 電路: $\neg B$ 、 $\neg C$ 、AND、OR, 共 4 個閘。

4.3 真值表 3**解答**

輸出依序為 0, 1, 1, 1, 0, 0, 1, 0 (1 的位置: 001, 010, 011, 110)。填入 K-map:

		BC			
		00	01	11	10
A	0	0	1	1	1
	1	0	0	0	1

- 第一列中間兩格 (001、011): $A = 0$ 、 $C = 1$ 不變 $\Rightarrow \neg A \wedge C$;
- 右端整欄 (010、110, 即 $BC = 10$): $B = 1$ 、 $C = 0$ 不變 $\Rightarrow B \wedge \neg C$ 。

$$\text{Out} = \boxed{(\neg A \wedge C) \vee (B \wedge \neg C)}$$

這裡沒有任何 4 格的框可圈 (四個 1 無法排成 2×2 或 1×4)，兩個 2 格框就是最佳解。驗證: 010: $B \wedge \neg C = 1$ ✓; 111: $\neg A \wedge C = 0$ 、 $B \wedge \neg C = 0 \rightarrow 0$ ✓。Logisim 電路: $\neg A$ 、 $\neg C$ 、2 個 AND、1 個 OR, 共 5 個閘。

5 NAND 閘 (NAND Gates)

題目

運用 NAND 講次的原理，只用 2 輸入 NAND 閘在 Logisim 實作：NOT A 、 A AND B 、 A OR B 、 A NOR B 、 A XOR B (XOR 提示：從 $(\neg A \wedge B) \vee (A \wedge \neg B)$ 出發)。完成後在 NAND 板上組裝驗證。**挑戰題**：每個設計最少能用幾個 NAND? (XOR 提示：改從 $(\neg A \vee \neg B) \wedge (A \vee B)$ 出發!)

核心工具是**雙重否定**（隨時可加一對 $\neg$ ）與**德摩根定律**（把 $\neg(\vee)$ 換成 NAND 形式）；整理完成後，否定符號的個數 = NAND 閘的個數。

5.1 NOT / AND / OR / NOR

解答

NOT (1 個 NAND)：利用冪等律 $A \wedge A \equiv A$ ：

$$\neg A \equiv \neg(A \wedge A) = \text{NAND}(A, A)$$

把同一訊號接到 NAND 的兩隻輸入腳即可。(NAND 板小技巧：也可以接 $\text{NAND}(A, 1)$ ——用板上的常數 1 腳位。)

AND (2 個 NAND)：NAND 本身就是「AND 加否定」，再補一個 NOT 抵消：

$$A \wedge B \equiv \neg\neg(A \wedge B) = \text{NAND}(\text{NAND}(A, B), \text{NAND}(A, B))$$

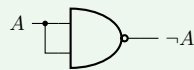
OR (3 個 NAND)：雙重否定 + 德摩根：

$$A \vee B \equiv \neg\neg(A \vee B) \equiv \neg(\neg A \wedge \neg B) = \text{NAND}(\text{NAND}(A, A), \text{NAND}(B, B))$$

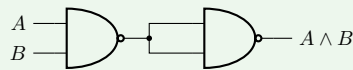
(OR = 兩個輸入先各自反相，再接 NAND。)

NOR (4 個 NAND)：NOR 就是 OR 再取否定，在 3 個 NAND 的 OR 後面接一個 NOT 型 NAND：

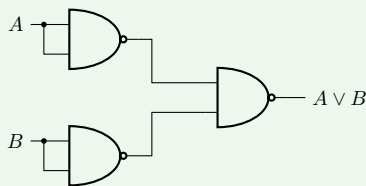
$$\neg(A \vee B) = \text{NAND}(t, t), \quad t = \text{NAND}(\text{NAND}(A, A), \text{NAND}(B, B))$$



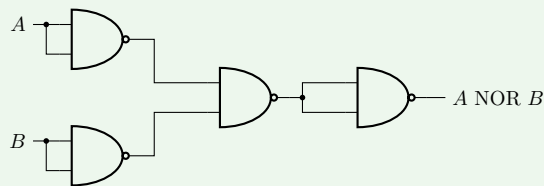
NOT: 1 個



AND: 2 個



OR: 3 個



NOR: 4 個

5.2 XOR (照提示: 5 個 NAND)

解答

從提示公式出發，套雙重否定與德摩根：

$$\begin{aligned}
 & (\neg A \wedge B) \vee (A \wedge \neg B) \\
 \equiv & \neg \neg ((\neg A \wedge B) \vee (A \wedge \neg B)) \quad \text{【雙重否定】} \\
 \equiv & \neg (\neg(\neg A \wedge B) \wedge \neg(A \wedge \neg B)) \quad \text{【德摩根】}
 \end{aligned}$$

數否定： $\neg A$ 、 $\neg B$ 各 1 個（輸入複製型 NAND）， $\neg(\neg A \wedge B)$ 、 $\neg(A \wedge \neg B)$ 、最外層 $\neg(\dots \wedge \dots)$ 各 1 個——共 **5 個 NAND**：

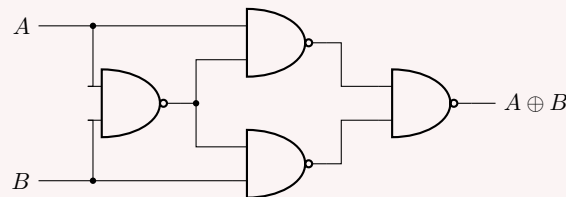
編號	接線
NAND 1	$\neg A = \text{NAND}(A, A)$
NAND 2	$\neg B = \text{NAND}(B, B)$
NAND 3	$\text{NAND}(\neg A, B)$
NAND 4	$\text{NAND}(A, \neg B)$
NAND 5	輸出 = $\text{NAND}(\text{NAND } 3, \text{NAND } 4)$

5.3 挑戰題：最佳化 NAND 數

挑戰題

XOR 可降到 4 個 NAND。關鍵是挑戰題提示的公式 $(\neg A \vee \neg B) \wedge (A \vee B)$ ：由德摩根， $\neg A \vee \neg B \equiv \neg(A \wedge B)$ ——第一項本身就是一個 **NAND**！令 $N = \text{NAND}(A, B)$ ：

$$\begin{aligned}
 A \oplus B & \equiv N \wedge (A \vee B) \\
 \equiv & (N \wedge A) \vee (N \wedge B) \quad \text{【分配律】} \\
 \equiv & \neg(\neg(N \wedge A) \wedge \neg(N \wedge B)) \quad \text{【雙重否定 + 德摩根】} \\
 = & \text{NAND}(\text{NAND}(N, A), \text{NAND}(N, B))
 \end{aligned}$$



各實作的已知最少 2 輸入 NAND 數（可與你的設計對照）：

函數	照講義方法	最少	說明
NOT	1	1	已是最少
AND	2	2	已是最少
OR	3	3	已是最少
NOR	4	4	OR + NOT，已是最少
XOR	5	4	用 $N = \text{NAND}(A, B)$ 共用的技巧

為什麼 4 個 NAND 的 XOR 有效? 直覺: $N = \neg(A \wedge B)$ 在「 A, B 不全為 1」時為 1。 $\text{NAND}(N, A) = \neg(A \wedge \neg B)$ (把 N 展開化簡), $\text{NAND}(N, B) = \neg(B \wedge \neg A)$, 最後一個 NAND 把兩者合成 $(A \wedge \neg B) \vee (B \wedge \neg A)$ ——正是 XOR。

NAND 板實作提醒: 上板前先在 Logisim 畫好「全 NAND」版本, 為每個閘編號 (NAND 1、2、...), 再決定各對應板上哪個實體閘、按編號順序接線並逐一打勾——課程網站特別強調系統化接線可避免「一團理不清的電線」。板上按鈕未按 = 0、按下 = 1; 未接線的輸入預設為 0 (下拉電路); 需要 1 就接常數 1 腳位。

6 五變數邏輯 (5-variable Logic)

題目

為給定的 5 變數真值表求最簡布林表達式: 仿照 Lecture 1.2 結尾的做法, 先建立兩張 4 變數卡諾圖 ($BC \setminus DE$), 分別代表 $A = 0$ 與 $A = 1$; 再在 Logisim 組裝等價電路 (閘輸入數 ≤ 2) 驗證全部 32 種輸入組合。**挑戰題:** 改建一張 5 變數卡諾圖——把兩張 4 變數圖的圈選畫上去, 你注意到什麼? (提示: 需要 3 位元格雷碼來排列 ABC 。)

6.1 整理真值表

原題真值表 (32 列) 輸出為 1 的輸入組合共 14 個:

A	B	C	D	E	Out	A	B	C	D	E	Out
0	0	0	0	0	0	1	0	0	0	0	0
0	0	0	0	1	0	1	0	0	0	1	0
0	0	0	1	0	1	1	0	0	1	0	0
0	0	0	1	1	1	1	0	0	1	1	0
0	0	1	0	0	1	1	0	1	0	0	1
0	0	1	0	1	0	1	0	1	0	1	0
0	0	1	1	0	1	1	0	1	1	0	0
0	0	1	1	1	1	1	0	1	1	1	0
0	1	0	0	0	0	1	1	0	0	0	0
0	1	0	0	1	0	1	1	0	0	1	0
0	1	0	1	0	1	1	1	0	1	0	1
0	1	0	1	1	1	1	1	0	1	1	1
0	1	1	0	0	1	1	1	1	0	0	1
0	1	1	0	1	0	1	1	1	0	1	0
0	1	1	1	0	1	1	1	1	1	0	0
0	1	1	1	1	1	1	1	1	1	1	0

6.2 兩張 4 變數卡諾圖

解答

把 $A = 0$ 與 $A = 1$ 的 16 列各自填入一張 $BC \backslash DE$ 卡諾圖 (列、欄皆為格雷碼順序 00, 01, 11, 10):

		DE			
		00	01	11	10
BC	00	0	0	1	1
	01	1	0	1	1
	11	1	0	1	1
	10	0	0	1	1

$A = 0$

		DE			
		00	01	11	10
BC	00	0	0	0	0
	01	1	0	0	0
	11	1	0	0	0
	10	0	0	1	1

$A = 1$

$A = 0$ 圖的圈選:

- 右邊兩欄整塊 ($DE \in \{11, 10\}$, 8 格全為 1): 只有 $D = 1$ 不變 $\Rightarrow D$;
- 中間兩列的 $DE = 00$ 欄 (2 格): $C = 1$ 、 $D = 0$ 、 $E = 0$ 不變 $\Rightarrow C \wedge \neg D \wedge \neg E$ 。

(單看這張圖, 這 2 格其實可以和右邊 $DE = 10$ 欄的鄰格圈成更大的 $C \wedge \neg E$ 繞回方框; 但下面會看到, 選 $C \wedge \neg D \wedge \neg E$ 能跟 $A = 1$ 圖疊合, 整體更省。)

$A = 1$ 圖的圈選:

- 中間兩列的 $DE = 00$ 欄 (2 格): $\Rightarrow C \wedge \neg D \wedge \neg E$ ——與 $A = 0$ 圖同位置、同形狀!
- 最下列 $DE \in \{11, 10\}$ (2 格): $B = 1$ 、 $C = 0$ 、 $D = 1$ 不變 $\Rightarrow B \wedge \neg C \wedge D$ 。

疊合 (overlay) 兩張圖:

- $C \wedge \neg D \wedge \neg E$ 在兩張圖的相同位置都出現 $\Rightarrow$ 此框跨越 $A = 0$ 與 $A = 1$, 變數 A 被消去: 項為 $C \wedge \neg D \wedge \neg E$;
- D 大框只出現在 $A = 0$ 圖 $\Rightarrow \neg A \wedge D$;
- $B \wedge \neg C \wedge D$ 只出現在 $A = 1$ 圖 $\Rightarrow A \wedge B \wedge \neg C \wedge D$ 。

$$\text{Out} = (C \wedge \neg D \wedge \neg E) \vee (\neg A \wedge D) \vee (A \wedge B \wedge \neg C \wedge D)$$

覆蓋檢查: 三項覆蓋的 1 互不重疊——第一項含 $D = 0$ (4 個: 00100, 01100, 10100, 11100)、第二項 $A = 0, D = 1$ (8 個)、第三項 $A = 1$ (2 個: 11010, 11011), 合計 $4 + 8 + 2 = 14$ 個, 與真值表的 14 個 1 完全一致 ✓。

Logisim 電路 (閘輸入 ≤ 2): 反相器 $\neg A, \neg C, \neg D, \neg E$ (4 個 NOT)、第一項 2 個 AND、第二項 1 個 AND、第三項 3 個 AND、最後 2 個 OR——共 12 個閘。

再省一點 (進階): 把第二、三項先提出公因子 D :

$$\text{Out} = (D \wedge (\neg A \vee (B \wedge \neg C))) \vee (C \wedge \neg D \wedge \neg E)$$

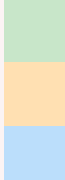
(用了 $\neg A \vee (A \wedge B \wedge \neg C) \equiv \neg A \vee (B \wedge \neg C)$, 即 $\neg X \vee (X \wedge Y) \equiv \neg X \vee Y$ 。) 這個因式化版本只需 4 NOT + 4 AND + 2 OR = **10 個閘**, 且是下一大題 NAND 轉換的絕佳起點。

6.3 挑戰題: 5 變數卡諾圖

挑戰題

3 位元二進位反射格雷碼: 000,001,011,010,110,111,101,100。以它排列 ABC (列)、以 2 位元格雷碼排列 DE (欄), 得 8×4 的 5 變數 K-map (塗色即上面三個群):

ABC	DE			
	00	01	11	10
000	0	0	1	1
001	1	0	1	1
011	1	0	1	1
010	0	0	1	1
110	0	0	1	1
111	1	0	0	0
101	1	0	0	0
100	0	0	0	0



- $\neg A \wedge D$ (4×2 , 上半部)
- $C \wedge \neg D \wedge \neg E$ ($DE=00$ 欄, 鏡射相鄰)
- $A \wedge B \wedge \neg C \wedge D$ (第 110 列右兩格)

觀察到什麼? 這張圖的上半部 (前 4 列) 就是 $A = 0$ 的 4 變數圖、下半部 (後 4 列) 就是 $A = 1$ 的圖 (列序反射)。兩張 4 變數圖同位置的圈選在這裡合併成一個更大的圈: 橙色的 $C \wedge \neg D \wedge \neg E$ 佔了第 2、3 列與第 6、7 列——它們在圖上不相鄰, 但在 5 變數 K-map 中, 以中線為鏡的上下對稱列只差 A 一個位元 (例如 $001 \leftrightarrow 101$ 、 $011 \leftrightarrow 111$), 因此是合法的相鄰關係, 四格合成一框、消去 A 。這正是「兩張 4 變數圖疊合」在單張圖上的樣子——也解釋了為什麼 5 變數以上的 K-map 較難用: 除了普通相鄰與繞回, 還得檢查鏡射相鄰, 人眼容易漏看。

7 NAND 實作 (NAND Implementation)

題目

只用 2 輸入 NAND 閘在 Logisim 重新實作上一大題的 5 變數電路。提示: 把原設計中每個閘換成它的 NAND 實作即可 (不易最佳化, 但符合題目要求)。**挑戰題:** 在 NAND 板上實作你的 5 變數 NAND 電路! (需要 ≤ 16 個 NAND、清楚的轉移系統, 以及「只有 4 個按鈕如何表示 5 個輸入」的辦法。)

7.1 方法一：逐閘替換（照提示）

解答

把 12 閘 SOP 電路的每個閘換成 NAND 實作：NOT $\rightarrow$ 1 個、AND $\rightarrow$ 2 個、OR $\rightarrow$ 3 個：

$$4 \times 1 + 6 \times 2 + 2 \times 3 = \mathbf{22 \text{ 個 NAND}}$$

（用 10 閘因式化電路出發則是 $4 + 8 + 6 = 18$ 個。）這樣做正確但浪費——很多「NAND + NOT 型 NAND」對其實是雙重否定，可整對刪除。下面用代數方法直接推出精簡版。

7.2 方法二：代數轉換（10 個 NAND）

解答

從 10 閘因式化式子出發：

$$\text{Out} = (D \wedge F) \vee T, \quad F = \neg A \vee (B \wedge \neg C), \quad T = C \wedge \neg D \wedge \neg E$$

轉換 F (3 個 NAND)： F 的形式是 $\neg X \vee Y$ ，而 $\neg X \vee Y \equiv \neg(X \wedge \neg Y) = \text{NAND}(X, \neg Y)$ ：

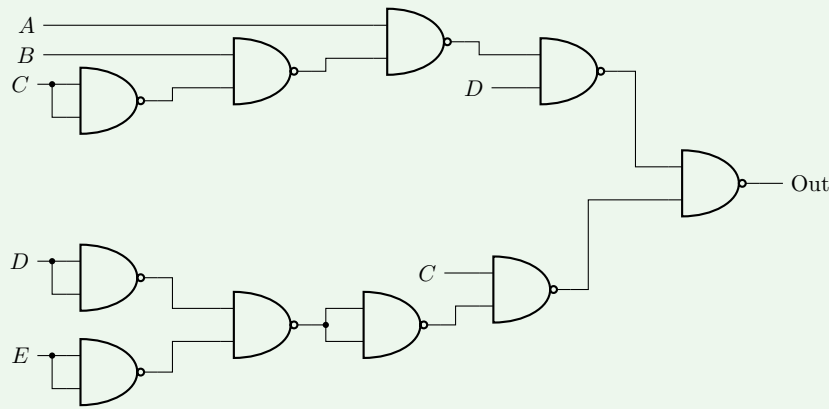
$$F = \neg(A \wedge \neg(B \wedge \neg C)) = \text{NAND}(A, \text{NAND}(B, \neg C)), \quad \neg C = \text{NAND}(C, C)$$

轉換最外層 OR (各給一個否定)： $X \vee Y = \text{NAND}(\neg X, \neg Y)$ ，所以只需要 $\neg(D \wedge F)$ （本身就是一個 NAND!）與 $\neg T$ 。

轉換 $\neg T$ (5 個 NAND)： $T = C \wedge (\neg D \wedge \neg E)$ ，先做 $\neg D \wedge \neg E$ (3 個)，再 $\neg T = \text{NAND}(C, \neg D \wedge \neg E)$ 。

完整接線表 (10 個 NAND)：

編號	接線	輸出訊號	說明
N1	$\text{NAND}(C, C)$	$\neg C$	反相器
N2	$\text{NAND}(B, \text{N1})$	$\neg(B \wedge \neg C)$	
N3	$\text{NAND}(A, \text{N2})$	$F = \neg A \vee (B \wedge \neg C)$	德摩根
N4	$\text{NAND}(D, \text{N3})$	$\neg(D \wedge F)$	最外層 OR 的左臂
N5	$\text{NAND}(D, D)$	$\neg D$	反相器
N6	$\text{NAND}(E, E)$	$\neg E$	反相器
N7	$\text{NAND}(\text{N5}, \text{N6})$	$\neg(\neg D \wedge \neg E)$	
N8	$\text{NAND}(\text{N7}, \text{N7})$	$\neg D \wedge \neg E$	反相器
N9	$\text{NAND}(C, \text{N8})$	$\neg T$	最外層 OR 的右臂
N10	$\text{NAND}(\text{N4}, \text{N9})$	$\text{Out} = (D \wedge F) \vee T$	德摩根合成 OR



(圖中 C 、 D 各出現兩處——在 Logisim / NAND 板上從同一輸入分支即可。)

抽查驗證 (對照真值表):

- 10100 ($A=1, C=1$, 其餘 0): $N1 = 0$, $N2 = 1$, $N3 = 0$, $N4 = 1$; $N5 = 1$, $N6 = 1$, $N7 = 0$, $N8 = 1$, $N9 = \text{NAND}(1, 1) = 0$; $N10 = \text{NAND}(1, 0) = 1$ ✓ (表中此列為 1)。
- 11110 ($A, B, C, D=1, E=0$): $N1 = 0$, $N2 = 1$, $N3 = 0$, $N4 = \text{NAND}(1, 0) = 1$; $N5 = 0$, $N6 = 0$, $N7 = 1$; $N10 = \text{NAND}(1, 1) = 0$ ✓ (表中為 0)。
- 00010 (僅 $D=1$): $N3 = \text{NAND}(0, \cdot) = 1$, $N4 = \text{NAND}(1, 1) = 0$; $N10 = \text{NAND}(0, \cdot) = 1$ ✓。

7.3 挑戰題: 搬上 NAND 板

挑戰題

閘數: 精簡版只用 **10 個 NAND**, 遠低於板上的 16 個上限 ✓ (逐閘替換的 22 或 18 個就放不下了——這就是題目要你先最佳化的原因)。

轉移系統: 照上面的接線表逐列接線——每列就是「一個實體 NAND 的兩隻輸入接到哪」的說明書; 接完一列就在表上打勾。輸入 C 、 D 用到多次: 利用每個按鈕旁的 4 個複製腳位分支即可。每個 NAND 的 LED 可以幫你逐級除錯: 從 $N1$ 開始逐一核對中間訊號 (表中「輸出訊號」欄) 再往後接。

4 個按鈕表示 5 個輸入: 板上只有 4 個按鈕, 但輸入有 $A-E$ 共 5 個。可行做法——把其中一個變數「定值」, 分兩輪測試:

- **第一輪 ($E = 0$):** E 的兩隻腳**不接線** (板上未接輸入因下拉電路預設為 0), 用 4 個按鈕跑 A, B, C, D 的 16 種組合, 核對真值表的 $E = 0$ 列;
- **第二輪 ($E = 1$):** 把 E 改接到**常數 1** 腳位, 再跑 16 種組合, 核對 $E = 1$ 列。

選 E 當定值變數最省事: E 在電路裡只進入 $N6$ 一個閘, 換線只動一條。(更聰明的觀察: $E = 1$ 時 $T \equiv 0$, 整個下半電路輸出恆定, 可以只驗證上半 $D \wedge F$ 的行為。)

總結：本 Lab 的完整工作流程——真值表 $\rightarrow$ (DNF $\diagup$ CNF 或 K-map) $\rightarrow$ 最簡布林式 $\rightarrow$ AND/OR/NOT 電路 (Logisim 驗證) $\rightarrow$ 雙重否定 + 德摩根轉成純 NAND $\rightarrow$ NAND 板實體驗證。每一步都有系統化的方法，而「先化簡再實作」貫穿全部：更少的閘 = 更低的能耗、更快的電路、更容易接對線。