

5. 製程成熟 (70 年的累積)

矽的晶體結構

矽是「鑽石結構」 (diamond cubic)：每個矽原子與 4 個鄰居共價鍵結合。

每個矽原子：原子序 14，外層有 4 個價電子。4 個價電子全部用於共價鍵。

純矽 (本質半導體)

純矽 (intrinsic silicon) 在絕對零度 (0K) 時所有價電子都在共價鍵中 → 不導電。

室溫 (300K) 時，部分共價鍵被熱激發斷裂： - 一個電子跳到導帶 (自由電子) - 留下一個電洞 (hole) 在價帶

電子和電洞「成對產生」。

本質載子濃度 (n_i)

純矽的電子或電洞濃度：

$$n_i \approx 1.5 \times 10^{10} \text{cm}^{-3} \quad @300\text{K}$$

對比： - 銅原子密度：~ 10^{22}cm^{-3} - 銅自由電子：~ 10^{22}cm^{-3} - 純矽自由電子：~ $1.5 \times 10^{10} \text{cm}^{-3}$

→ 純矽的導電性只有銅的約 10^{-12} 倍。

三、摻雜 (Doping)

概念

加入「雜質原子」改變半導體的導電性。

N 型半導體

加入 5 價元素 (如磷 P、砷 As)： - 5 個價電子中，4 個與矽形成共價鍵 - 多餘 1 個成為「自由電子」 (少量能量就能跳到導帶)

→ 多數載子：電子 → 少數載子：電洞

P 型半導體

加入 3 價元素 (如硼 B、鎵 Ga)： - 3 個價電子全用於共價鍵 - 缺 1 個共價鍵 → 形成「電洞」 (接受電子)

→ 多數載子：電洞 → 少數載子：電子

摻雜濃度

典型摻雜：- 輕度 (light) : 10^{14} – 10^{16} cm^{-3} - 中度 : 10^{16} – 10^{18} cm^{-3} - 重度 (high, n^+ / p^+) : $> 10^{19}$ cm^{-3}

參考：純矽原子密度 5×10^{22} cm^{-3} 。即使重度摻雜也只是「萬分之一」雜質比例，但完全改變半導體性質。

質量作用定律

熱平衡時：

$$n \cdot p = n_i^2$$

n ：電子濃度， p ：電洞濃度

→ 多數載子變多時，少數載子變少（保持乘積不變）。

四、載子的運動

兩種運動機制

1. 漂移 (Drift)

外加電場時，載子定向移動：

$$v_{drift} = \mu \cdot E$$

- μ ：遷移率 (mobility)
- E ：電場強度

電流密度：

$$J = qn\mu_n E + qp\mu_p E$$

矽的載子遷移率 (300K, 低摻雜)

載子	μ
電子	1350 $\text{cm}^2/(\text{V} \cdot \text{s})$
電洞	480 $\text{cm}^2/(\text{V} \cdot \text{s})$

觀察：電子遷移率約是電洞的 2.8 倍。這就是為什麼 NMOS 比 PMOS 快、為什麼 IC 設計常常 PMOS 寬度做 2-3 倍。

2. 擴散 (Diffusion)

載子從濃度高處往濃度低處流動（即使無電場）：

$$J_{diff, n} = qD_n \frac{dn}{dx}$$

D：擴散係數，與遷移率有「愛因斯坦關係」：

$$D = \mu \cdot V_T$$

其中 $V_T = kT/q \approx 25.85 \text{ mV @ } 300\text{K}$ 。

載子的產生與復合

在熱平衡或非平衡狀態下： - 產生 (generation)：能量激發產生 e-h 對 - 復合 (recombination)：電子與電洞結合消失

不同機制： - 直接復合：常見於直接能隙半導體 (GaAs, 發光) - 間接復合 (Shockley-Read-Hall)：透過缺陷能階，矽用此機制

少數載子壽命 (lifetime)： - 矽： μs - ms 級 - 直接能隙半導體： ns 級

五、半導體中的常數

重要常數

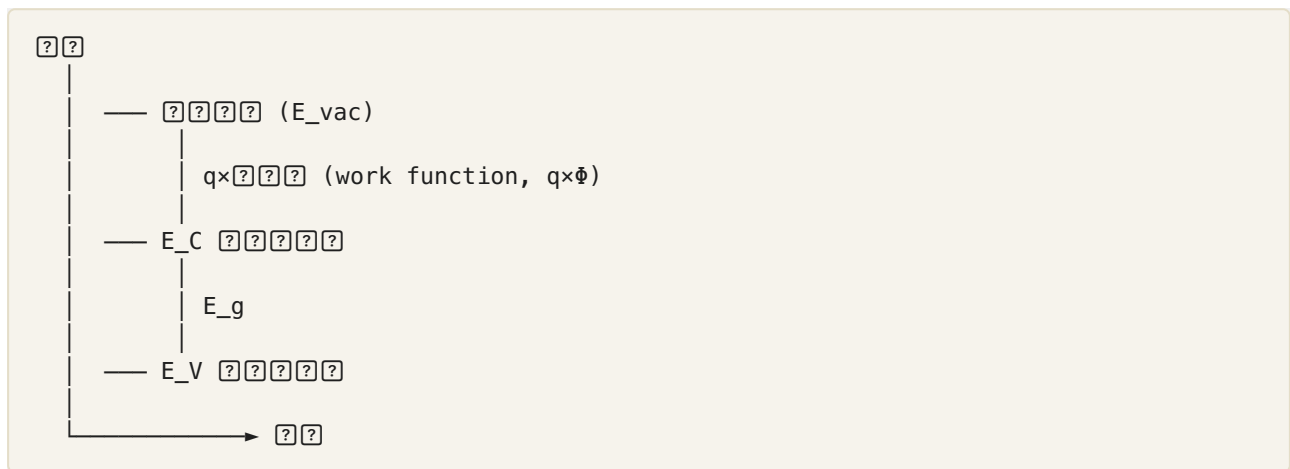
名稱	符號	值 (300K)
電子電荷	q, e	$1.602 \times 10^{-19} \text{ C}$
波茲曼常數	k_B	$1.381 \times 10^{-23} \text{ J/K}$
熱電壓	$V_T = kT/q$	25.85 mV
矽介電常數	ϵ_{si}	$11.7 \times \epsilon_0$
SiO_2 介電常數	ϵ_{ox}	$3.9 \times \epsilon_0$
矽能隙	E_g	1.12 eV
矽 n_i	n_i	$1.5 \times 10^{10} \text{ cm}^{-3}$

不同半導體比較

材料	E _g (eV)	μ _n	μ _p	用途
Si	1.12	1350	480	通用
Ge	0.66	3900	1900	早期、紅外感測
GaAs	1.43	8500	400	高頻、LED
InP	1.34	5400	200	光電
GaN	3.4	2000	200	高壓、藍 LED
SiC	3.26	900	100	高壓、高溫
4H-SiC	3.26	900	100	電力電子

六、能帶圖 (Energy Band Diagram)

繪製半導體中能量隨位置變化：



費米能階 (Fermi Level, E_F)

電子能量分佈的「化學位」。

- N 型：E_F 靠近 E_C
- P 型：E_F 靠近 E_V
- 本質：E_F 在能隙中央附近

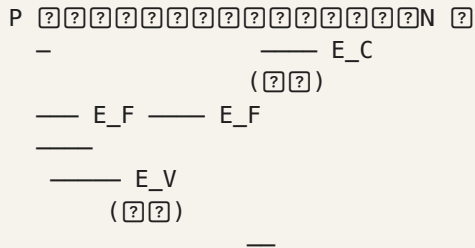
費米-狄拉克分佈：

$$f(E) = \frac{1}{1 + e^{(E - E_F)/kT}}$$

熱平衡時，整個系統的 E_F 是常數。

能帶彎曲

當兩種半導體相接（PN 接面）或加電場時，能帶會「彎曲」：



這是分析 PN 接面、MOSFET 工作原理的核心工具。

七、缺陷與雜質

點缺陷

- 空缺位 (vacancy)
- 間隙原子 (interstitial)
- 替代雜質 (substitutional impurity)

缺陷會引入「深層能階」，影響載子壽命。

線缺陷

- 位錯 (dislocation)

面缺陷

- 晶界 (grain boundary)
- 介面 (interface，如 Si/SiO_2)

高品質單晶矽的目標：缺陷密度 $< 1 \text{ cm}^{-2}$ 。

八、半導體的電性

導電率

$$\sigma = q(n\mu_n + p\mu_p)$$

電阻率：

$$\rho = \frac{1}{\sigma}$$

範例

純矽 (300K) : $n = p = n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ $\sigma = 1.6 \times 10^{-19} \times (1.5 \times 10^{10} \times 1350 + 1.5 \times 10^{10} \times 480) \approx 4.4 \times 10^{-6} \text{ S/cm}$ $\rho \approx 2.3 \times 10^5 \text{ } \Omega \cdot \text{cm}$

摻雜 $N_D = 10^{15} \text{ cm}^{-3}$ 的 N 型矽 : $n \approx N_D = 10^{15}$ $\sigma = 1.6 \times 10^{-19} \times 10^{15} \times 1350 \approx 0.216 \text{ S/cm}$ $\rho \approx 4.6 \text{ } \Omega \cdot \text{cm}$

→ 摻雜 5 個量級，電阻率降低 5 個量級。

九、溫度的影響

載子濃度

高溫時：- 熱激發更多 e-h 對 - 雜質離子化（如低溫時磷的電子可能未完全離化）- 進入「本質溫度區」時 n_i 主導，無法再用摻雜控制

矽元件工作溫度上限：~ 175° C（軍規）、~ 125° C（汽車）、85° C（消費）。

遷移率

高溫時：- 晶格振動加強 - 載子散射增多 - 遷移率下降

結論

高溫對半導體不利：- 漏電流增加 - 增益下降 - 切換速度變慢 - 過高 → 熱失控 → 永久損壞

十、寬能隙半導體 (WBG)

為何需要 WBG?

矽的限制：- 高溫工作有限 - 高壓元件做不薄 - 高頻時損耗大

寬能隙材料 ($E_g > 2 \text{ eV}$)：

材料	E_g	優勢
SiC (4H)	3.26 eV	高壓、高溫、低損耗
GaN	3.4 eV	高頻、低 $R_{DS(on)}$
Ga ₂ O ₃	4.8 eV	超高壓
鑽石	5.5 eV	終極材料 (製造困難)

應用

- SiC：電動車逆變器、太陽能、工業電源
- GaN：手機快充、5G、Data Center 電源

業界趨勢：「Si → SiC/GaN」是電力電子的革命。

十一、本章總結

✅ 您應該掌握：

- [x] 能帶理論：價帶、導帶、能隙
- [x] 矽的優勢與晶體結構
- [x] 摻雜：N 型（電子多數）、P 型（電洞多數）
- [x] 質量作用定律 $n \cdot p = n_i^2$
- [x] 載子的漂移與擴散
- [x] 遷移率：電子比電洞快
- [x] 費米能階、能帶圖
- [x] 溫度對半導體的影響
- [x] 寬能隙半導體 (SiC、GaN) 的優勢

自我檢測

1. 為什麼純矽常溫下幾乎不導電？
2. N 型半導體中，多數載子和少數載子分別是？
3. 電子遷移率比電洞快多少倍（矽）？這對 IC 設計有何影響？
4. 摻雜濃度 10^{16} 的 N 型矽，少數載子（電洞）濃度約多少？

5. SiC 比 Si 適合用於什麼應用？

解答

1. 自由載子濃度極低 ($n_i \approx 10^{10} \text{ cm}^{-3}$)，導電率比銅低 12 個數量級
2. 多數：電子；少數：電洞
3. 約 2.8 倍。NMOS 比 PMOS 速度快，IC 設計常將 PMOS 做 2-3 倍寬以平衡
4. $p = n_i^2/n = (1.5 \times 10^{10})^2 / 10^{16} = 2.25 \times 10^4 \text{ cm}^{-3}$ (極少)
5. 高壓 (kV 級)、高溫、高頻、高效率應用，如電動車、工業電源

下一章

02-PN[?][?].md 一半導體最重要的結構。