

第 5 章 2：原理圖設計 (Schematic Capture)

原理圖是硬體設計的「藍圖」，PCB 設計與後續驗證的基礎。

一、原理圖的目的

- 表達電路的「邏輯連接」（不是物理擺放）
 - 傳遞給 PCB 設計、製造、維修
 - 法律上是設計的官方紀錄
-

二、繪製原則

1. 從上到下、從左到右

訊號流向清晰。

2. 模組化

依功能分頁：- Power（電源）- MCU 核心 - 通訊模組 - 感測器 - 介面 - 電源管理

3. 標準符號

依 IEC 或 ANSI 標準。

4. Net Label（網路名稱）

- 全大寫
- 有意義（如 `VDD_3V3`、`SCL_I2C1`）
- 跨頁連接用同名 Label

5. 元件標號 (Reference Designator)

縮寫	元件
R	電阻
C	電容
L	電感
D	二極體
Q	電晶體
U	IC
Y	振盪器 / 晶體
J	連接器
TP	測試點
FB	Ferrite Bead

三、必備元素

1. 電源符號

清楚標示：VDD、VCC_3V3、VBAT、GND、AGND...

2. 去耦電容

每個 IC 電源腳必有 0.1 μ F MLCC + 適當大電容。

3. 上下拉電阻

reset、I²C、未用 GPIO。

4. 測試點

關鍵節點留 test point：電源、時鐘、訊號 sample。

5. 跳線 / DNP (Do Not Populate)

選配電路：- DNP 元件 - 0 Ω 跳線 - 切換選項

6. 邊欄資訊

- 設計者
 - 版本
 - 日期
 - 註釋
-

四、設計檢查 (Schematic Review)

自我檢查清單

- ☐ 每個 IC 電源腳都有去耦
- ☐ 每個 GPIO/輸出有適當保護
- ☐ reset 訊號正確 (pull-up + button)
- ☐ 振盪器負載電容正確
- ☐ ADC 輸入有抗混疊
- ☐ 電源完整性：dc-dc、LDO 都符合 datasheet
- ☐ 電源排序正確
- ☐ 介面有 ESD 保護
- ☐ 偵錯 / 程式介面 (SWD、UART)

同儕審查

- 至少 2 名工程師
 - 系統工程師確認
 - 製造工程師看 DFM
-

五、BOM (Bill of Materials)

完整 BOM 包含

- Reference Designator
- Quantity
- Manufacturer Part Number
- Manufacturer
- Description

- Package
- 替代料號 (second source)
- 備註

BOM 管理工具

- Altium 的 ActiveBOM
- Octopart、Findchips (搜尋元件)
- AML (Approved Manufacturer List)

六、ERC (Electrical Rule Check)

EDA 工具自動檢查：- 未連接 net - 短路 - 雙重輸出 - 開路輸入 - 電源 / 地對接

七、本章總結

✅ 您應該掌握原理圖設計的：

- [x] 基本繪製原則
 - [x] 必備元素
 - [x] 自我審查清單
 - [x] BOM 結構
 - [x] ERC 流程
-

下一章

03-PCB-Layout[?].md