

第 3 章 4：振盪器 (Oscillator)

振盪器產生週期性訊號，是時鐘、通訊、合成器的核心。

一、振盪的條件 (Barkhausen Criterion)

正回授系統振盪條件：

$$A \cdot \beta = 1 \quad \text{且} \quad \angle(A\beta) = 0^\circ \text{ 或 } 360^\circ$$

- 迴路增益剛好為 1（不大不小）
- 相位是 360° 倍數

→ 設計時通常設增益略大於 1，元件非線性會自然限幅穩定。

二、振盪器分類

依輸出波形

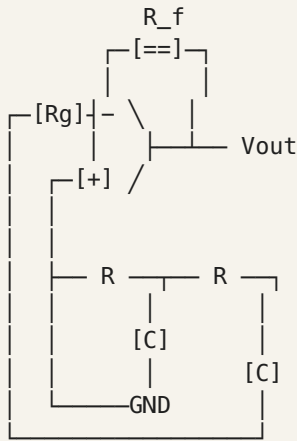
- 正弦波振盪器：純正弦波輸出
- 方波振盪器：數位、PWM
- 三角波 / 鋸齒波

依頻率穩定機制

- RC 振盪器：低成本，穩定度差
 - LC 振盪器：高頻，中等穩定度
 - 晶體振盪器 (Crystal)：高穩定度 (ppm 級)
 - PLL 合成：精確可程式化
-

三、RC 振盪器

1. Wien Bridge 振盪器



頻率：

$$f = \frac{1}{2\pi RC}$$

需要 Gain = 3 ($R_f = 2 R_g$) 才能維持振盪。經典應用：HP 公司起家產品 (HP200A)。

2. RC 相移振盪器

3 個 RC 級聯，每級貢獻 60° 相移，總共 180° (OPAMP 倒相再 $180^\circ = 360^\circ$)。

3. 555 計時器振盪器

最便宜常用的方波振盪器：

555 [?]
 - Trigger / Threshold [?] [?]
 - Flip-Flop
 - [?] [?] [?] MOSFET
 - [?] [?] [?] [?]

非穩態 (astable) 模式：

$$T_H = 0.693(R_1 + R_2)C$$

$$T_L = 0.693R_2C$$

$$f = \frac{1.44}{(R_1 + 2R_2)C}$$

四、LC 振盪器

1. Hartley 振盪器

LC 諧振，分接式電感（兩個串聯電感）。

頻率：

$$f = \frac{1}{2\pi\sqrt{(L_1 + L_2)C}}$$

2. Colpitts 振盪器

LC 諧振，分接式電容（兩個串聯電容）。

頻率：

$$f = \frac{1}{2\pi\sqrt{L \cdot \frac{C_1 C_2}{C_1 + C_2}}}$$

廣泛用於高頻（VHF/UHF）。

3. Clapp 振盪器

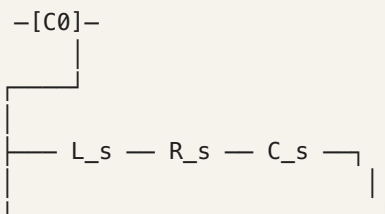
Colpitts 改良，加一個串聯電容提高穩定度。

五、晶體振盪器 (Crystal Oscillator)

石英晶體 (Quartz Crystal)

「壓電效應」：施加電壓使晶體變形，反之亦然。晶體有極尖銳的「諧振頻率」。

等效電路



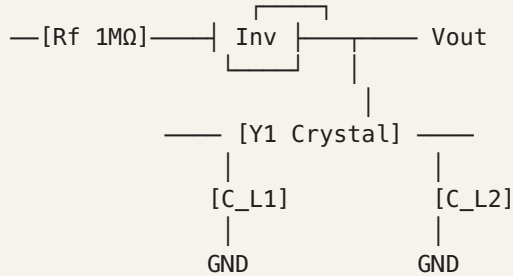
- C_0：靜電容（pF 級）
- L_s, C_s, R_s：機械諧振等效

兩個諧振頻率：- 串聯諧振 $f_s : 1/(2\pi\sqrt{L_s C_s})$ - 並聯諧振 f_p ：略高於 f_s (C_0 影響)

Q 值

晶體 Q 值極高 (10000–1000000)，這就是高穩定度的根源。

經典電路：Pierce 振盪器



兩個負載電容 (C_{L1} , C_{L2}) 使有效負載 $C_L = C_{L1} \cdot C_{L2} / (C_{L1} + C_{L2})$ 。晶體 datasheet 標明所需 C_L (典型 6, 12, 18, 20 pF)。

MCU 內建振盪器電路 (如 STM32 OSC_IN/OSC_OUT)，外接晶體 + 兩個 C_L 即可工作。

各類晶體應用

頻率	用途
32.768 kHz	RTC 時鐘 (power of 2 = 15 位元計數器，每秒一次)
4–48 MHz	MCU 主時鐘
12 MHz	USB (PLL 倍頻到 480 MHz)
25/27 MHz	乙太網、視訊
100 MHz–GHz	通訊、PCIe

溫度補償

頻率隨溫度漂移，常用：

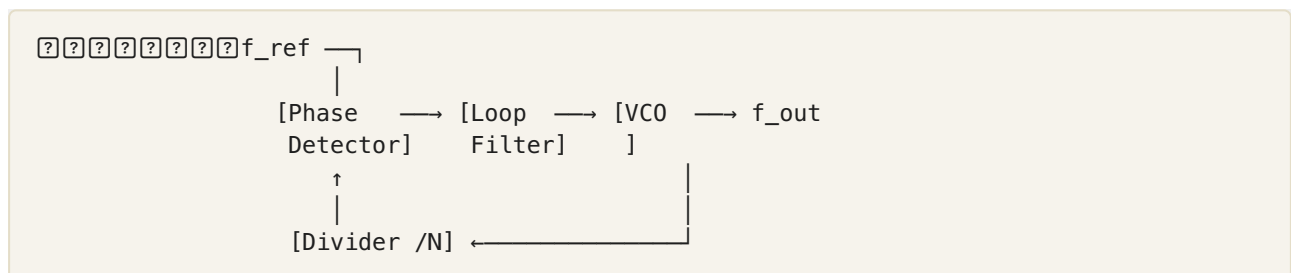
- XO (Crystal Oscillator)：基本，幾十 ppm
- TCXO (溫度補償 XO)：< 1 ppm
- OCXO (恆溫 XO)：< 0.01 ppm，用 oven 加熱保持恆溫
- MCXO (微控制器補償)：高精度
- DCXO (數位控制 XO)：可被軟體微調

MEMS 振盪器

矽 MEMS 振盪器（如 SiTime、SiLabs）：- 抗振動衝擊好 - 開機快 - 體積小（CMOS 整合） - 但相位雜訊較石英差

六、PLL 頻率合成器

Phase-Locked Loop 結構



VCO (Voltage Controlled Oscillator) 的輸出除以 N 與參考比相位，PLL 強制 $f_{out} = N \times f_{ref}$ 。

用途

- 從低頻晶體（10 MHz）合成高頻（GHz）
- 時鐘恢復（CDR）
- 頻率轉換（mixer LO 源）

經典 PLL IC

- Si5351：低成本 3 通道頻率合成
- ADF4351：35 MHz–4400 MHz
- LMX2594：低相位雜訊

相位雜訊 (Phase Noise)

振盪器頻率不是純正弦，有「相位抖動」。單位：dBc/Hz（相對主峰功率，於某偏移頻率）

通訊系統極關注相位雜訊。

七、實務注意事項

1. 晶體電路 PCB Layout

- 晶體 + 兩個 C_L 緊靠 IC (< 5 mm)
- 走線粗短
- 周圍包 GND 屏蔽
- 不可在晶體下方走任何訊號（特別是時鐘）
- 接地完整

2. 啟動時間

晶體振盪器啟動需要時間（ms 級）。低功耗系統需考慮這段時間的能量。

3. 電源去耦

VCO、PLL 對電源雜訊極敏感。要用 LDO 提供超純淨電源 + 多級去耦。

4. EMI

時鐘訊號是最大的 EMI 來源（諧波豐富）。方法：- Spread Spectrum 展頻（降低峰值，分散到頻段）- 包覆遮蔽 - 終端阻抗匹配

八、本章總結

✅ 您應該掌握：

- [x] Barkhausen 振盪條件
 - [x] RC 振盪器 (Wien Bridge、相移、555)
 - [x] LC 振盪器 (Colpitts、Hartley、Clapp)
 - [x] 石英晶體的等效電路與 Pierce 拓撲
 - [x] XO/TCXO/OCXO 等級差別
 - [x] PLL 頻率合成原理
 - [x] 振盪器的相位雜訊
-

下一章

05-????????.md — 線性與開關式電源。