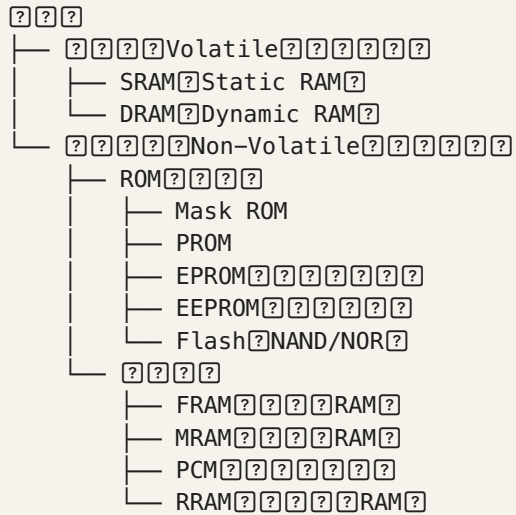


第 3 章 9：記憶體 (Memory)

記憶體是計算系統的「第二大腦」。本章整理各類記憶體的原理、特性與選用。

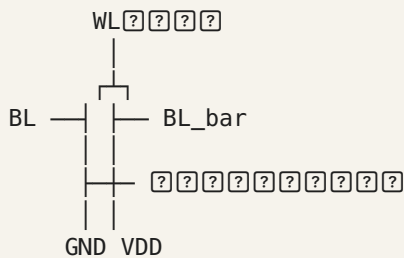
一、記憶體的分類



二、SRAM

結構

每個位元 6 個電晶體 (6T cell)：



特性

- 快：存取時間 ns 級
- 不需 refresh
- 掉電消失

- 每位元 6 個電晶體（密度低、貴）
- 靜態電流：低（CMOS）

應用

- CPU L1/L2/L3 cache
- 嵌入式 MCU 內 RAM
- FPGA 內 BRAM
- 高速網路 buffer

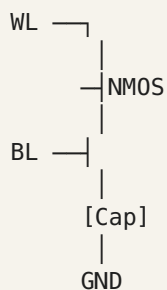
經典 IC

- IS61LV5128 (512K × 8 SRAM)
- 2102 (1K × 1 SRAM，老古董)

三、DRAM

結構

每個位元 1 個電晶體 + 1 個電容 (1T1C cell)：



寫入：電容充/放電 讀取：感測電容狀態（破壞性，需 refresh）

特性

- 密度極高 (1T1C)
- 便宜
- 需 refresh：電容會漏電，每幾 ms 要重寫一次
- 比 SRAM 慢
- 大容量：GB 級

DRAM 演進

世代	速度	應用年代
SDRAM	100–200 MHz	1990s
DDR	200–400 MT/s	2000
DDR2	400–800 MT/s	2003
DDR3	800–2133 MT/s	2007
DDR4	2133–3200 MT/s	2014
DDR5	4800–8400 MT/s	2021
LPDDR4/5	行動裝置版本	
HBM2/3	Stacked DRAM	AI 加速器

HBM (High Bandwidth Memory)

垂直堆疊 DRAM 透過 TSV 與 GPU/AI 晶片互聯：- 頻寬達 TB/s 級 - AI 訓練、HPC 必備 (NVIDIA H100、AMD MI300)

四、ROM 與 EPROM

Mask ROM

製造時固定（光罩決定內容）。量產 IC、boot 程式。

PROM

一次性可編程（Fuse 燒斷）。

EPROM

紫外線可抹除（早期晶片有玻璃窗）。

EEPROM

電氣可抹除，可隨意寫入。慢、容量小，用於小資料儲存（設定值、序號）。

容量：1k–1M bit 經典 IC：24LCxx (I²C)、25LCxx (SPI)、AT93Cxx (Microwire)

五、Flash 記憶體

NOR Flash

- 隨機讀取（位元組或字組存取）
- 寫慢、抹慢（但可執行 XIP）
- 容量：MB–GB
- 應用：BIOS、MCU 內存、開機程式

NOR Flash IC：- W25Q 系列（Winbond）：SPI Flash - MX25L（旺宏）

NAND Flash

- 區塊存取（每次 page 讀寫，block 抹除）
- 速度快、密度高
- 容量：GB–TB
- 應用：SSD、SD 卡、USB 隨身碟、智慧型手機

NAND 類型：- SLC（Single-Level Cell）：1 bit/cell，最快、最耐久、最貴 - MLC：2 bit/cell - TLC：3 bit/cell（消費級主流） - QLC：4 bit/cell（大容量低成本）

寫入次數限制

- SLC：~ 100,000 次
- MLC：~ 3,000–10,000 次
- TLC：~ 1,000–3,000 次
- QLC：~ 100–1,000 次

資料儲存系統需要「Wear Leveling」演算法平均寫入。

3D NAND

垂直堆疊 cell（128 層、176 層、232 層…），增加密度而不縮小製程。

六、新興非揮發記憶體

FRAM（鐵電 RAM）

- 利用鐵電效應儲存

- 速度接近 RAM ($< 100 \text{ ns}$)
- 寫入次數無限 (10^{15})
- 容量小 ($< 8 \text{ Mb}$)
- 應用：智慧電表、IoT、汽車

經典：FM24V10、MB85RC256V

MRAM (磁性 RAM)

- 磁性穿隧介面 (MTJ) 儲存
- 非揮發、快速、長壽命
- STT-MRAM 已量產 (Everspin)
- 未來可能取代部分 DRAM/SRAM

PCM (相變記憶體)

- 利用 GeSbTe 在晶相/非晶相之間切換
- 介於 DRAM 與 SSD 之間
- Intel Optane (已停產但技術仍延續)

RRAM / ReRAM

- 利用金屬絲在絕緣體中形成/斷裂
- 簡單結構、可 3D 堆疊
- 神經形態運算潛力

七、記憶體階層 (Memory Hierarchy)

CPU 系統的記憶體層級：

↑	↓
Registers	< 1 ns KB
L1 Cache	~ 1 ns 32–64 KB
L2 Cache	~ 4 ns 256 KB – 1 MB
L3 Cache	~ 10 ns 8–64 MB
DRAM	~ 100 ns GB
SSD/Flash	~ 100 μs TB
HDD	~ 10 ms TB
Tape / Cloud	~ s PB

容量越大，速度越慢，每 byte 越便宜。

八、記憶體介面協定

並列介面 (Parallel)

- 早期 SRAM、ROM、DRAM
- 多腳位 (地址 + 資料 + 控制)
- 高速但 PCB 複雜

串列介面 (Serial)

- SPI Flash (最常見)
- I²C EEPROM
- 1-wire EEPROM
- 腳少，速度從 MHz 到 100+ MHz

Quad SPI / Octal SPI

擴展 SPI，4/8 條資料線，速度更快。近代 NOR Flash 主流。

eMMC / UFS

行動裝置用： - eMMC：嵌入式 MMC，3.3V，HS400 達 400 MB/s - UFS：Universal Flash Storage，更快 (GB/s 級)

NVMe over PCIe

SSD 主流： - PCIe Gen3 x4：4 GB/s - PCIe Gen5 x4：16 GB/s

九、選用實務

1. MCU 應用

用途	推薦
程式儲存（內嵌）	內建 Flash
設定參數	內建 EEPROM 或外接小 EEPROM（24LC256）
暫存資料	內建 SRAM
大資料記錄	SD 卡 / SPI Flash
高頻寫入	FRAM（不易磨損）

2. SoC 應用

用途	推薦
主記憶體	LPDDR4/5（行動）、DDR4/5（PC）、HBM（AI）
開機	NOR Flash（XIP）
應用儲存	eMMC / UFS / NVMe SSD

3. 車用 / 工業

需要寬溫範圍、高可靠度，選車規認證版本。

十、本章總結

✅ 您應該掌握：

- [x] SRAM vs DRAM 結構與特性
- [x] DDR 記憶體演進
- [x] HBM 高頻寬堆疊技術
- [x] ROM/EPROM/EEPROM/Flash 演進
- [x] NOR vs NAND Flash
- [x] SLC/MLC/TLC/QLC 取捨
- [x] 新興非揮發記憶體
- [x] 記憶體階層

- [x] 介面協定 (SPI/eMMC/NVMe)

下一章

10-?????.md — ADC 與 DAC。